

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-120742  
(43)Date of publication of application : 22.05.1991

---

(51)Int.CI. H01L 21/66  
G01R 31/26  
H01L 21/326

---

(21)Application number : 01-257671 (71)Applicant : HITACHI LTD  
(22)Date of filing : 04.10.1989 (72)Inventor : YOSHIDA TORU  
KANEDA AIZO  
MUTO MASAHI

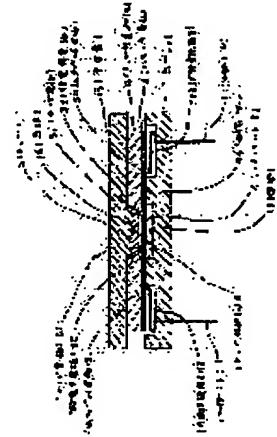
---

### (54) AGEING OF SEMICONDUCTOR DEVICE, AND DEVICE THEREFOR

#### (57)Abstract:

**PURPOSE:** To enable ageing in a chip state before packaging of a semiconductor device by using a flexible substrate provided with feeding electrodes and enlarged pitch electrodes and collectively carrying out the ageing through causing the electrodes of the semiconductor device in the chip state to face and abut on each other.

**CONSTITUTION:** A chip 5 is positioned by a chip positioning plate 4 and is placed on a flexible substrate 3 with chip electrodes 51 being faced downwards to cause the chip electrodes 51 to face and abut on feeding electrodes 32. When a pressing cover 15 is closed, the chip electrodes 51 contacts the feeding electrodes 32 due to the elasticity of a silicon rubber sheet 2 and the flexibility of the flexible substrate 3 and are connected to external leads 11 via a copper foil pattern 33 and internal connection terminals 12. A plurality of sets of sockets 1 are mounted on an ageing board, and the external leads 11 are connected to apply a power supply and a signal voltage to operate the chip 5 to carry out ageing at a predetermined temperature.



---

#### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

BEST AVAILABLE COPY

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

④日本国特許庁 (JP) ④特許出願公開

## ④公開特許公報 (A) 平3-120742

④Int.Cl.<sup>3</sup>H 01 L 21/68  
G 01 R 31/26  
H 01 L 21/326

識別記号

T 7013-5F  
H 8203-2G  
7738-5F

④公開 平成3年(1991)5月22日

審査請求 未請求 請求項の数 10 (全8頁)

④発明の名称 半導体装置のエーティング方法、及び、同装置

④特 願 平1-257671

④出 願 平1(1989)10月4日

④発明者 吉田 亨 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

④発明者 金田 愛三 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

④発明者 武藤 雅彰 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

④出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

④代理人 弁理士 小川 勝男 外1名

## 明細書

## 1. 発明の名称

半導体装置のエーティング方法、及び、同装置

## 2. 特許請求の範囲

## 1. 半導体装置をチップ状態でエーティングする方法において、

上記チップの電極に対応せしめて配置した給電用電極と該給電用電極よりも粗いピッチで配列されて該給電用電極のそれぞれに接続された拡大ピッチ電極とを設けたフレキシブル基板を用い、

前記チップ状態の半導体装置の電極を前記給電用電極に向内、当接せしめて位置決めし、

前記フレキシブル基板を介してチップに向せしめるよりに弾性体シートを配置し、

外部リード、及び、該外部リードと導通された内部接続端子、並びに押圧部を有するソケットに前記チップ、該チップの位置決め板、前記フレキシブル基板、及び弾性体シートを搭載すると共に、これらの部材をソケットと

押圧部との間に挟みつけて、チップの電極と給電用電極とを電気的に接続導通せしめ、

上記ソケットの複数個をエーティングボードに搭載し、

前記外部リードに電源および信号電圧を供給して前記のチップを作動させ、

前記複数個のソケットのそれぞれに搭載されたチップ状態の半導体を一括してエーティングすることを特徴とする、半導体装置のエーティング方法。

2. 前記のフレキシブル基板はポリイミド材によって構成されたものであることを特徴とする、請求項1に記載した半導体装置のエーティング方法。

3. 前記フレキシブル基板の給電用電極柱、フレキシブル基板面から突出せしめた突出部電極であることを特徴とする、請求項1に記載した半導体装置のエーティング方法。

4. 前記の拡大ピッチ電極と、前記給電用電極とを、互いにフレキシブル基板の反対側の面に設

## 特開平 3-120742(2)

け、かつ、上記双方の電極をフレキシブル基板に設けたスルーホールを介して接続し、導通させることを特徴とする、請求項1に記載した半導体装置のエーリング方法。

5. 前記の弾性体シートを、シリコンゴム材料によって構成することを特徴とする、請求項1に記載した半導体装置のエーリング方法。
6. 前記のソケットに、前記弾性体シートを収納する凹部を形成することを特徴とする、請求項1に記載した半導体装置のエーリング方法。
7. 前記のソケットにチップを搭載する際、予め、前記の弾性体シートをソケットに固定しておくことを特徴とする、請求項1に記載した半導体装置のエーリング方法。
8. 前記のフレキシブル基板および位置決め板をソケットに搭載する際、予めフレキシブル基板および位置決め板のそれぞれに2個以上のガイド孔を設けるとともに、上記ガイド孔に嵌合する位置決めピンをソケットに設置しておくことを特徴とする、請求項1に記載した半導体装置

のエーリング方法。

9. 位置決めピン、内部接続端子、及び上記内部接続端子に導通された外部リードを有するソケットと、

上記ソケットに形成された凹部に収納された弾性体シートと、

前記位置決めピンに嵌合するガイド孔、半導体チップの電極に対応して配列された給電用電極、及び、前記内部接続端子に対応せしめて配列された拡大ピッテ電極を有するフレキシブル基板と、

前記位置決めピンに嵌合するダイド孔、及び、前記半導体チップに嵌合するチップ取納孔を有するチップ位置決め板と、

前記位置決めピンにガイド孔を嵌合させてソケットの上に搭載したフレキシブル基板、前記位置決めピンにダイド孔を嵌合させて上記フレキシブル基板の上に重ね合わせたチップ位置決め板、及び、上記チップ位置決め板のチップ取納孔に嵌め合わせた半導体チップを、ソケット

3

4

に向けて押しつける押圧部と、

を具備していることを特徴とする、半導体装置のエーリング装置。

10. 前記フレキシブル基板はポリイミド材によって構成されており、前記弾性体シートはシリコングム材によって構成されていることを特徴とする、請求項1に記載した半導体装置のエーリング装置。

### 5. 発明の詳細を説明

#### 【産業上の利用分野】

本発明は、チップ状態の半導体をエーリングする方法、及び、同じくエーリング装置に関するものである。

#### 【従来の技術】

LISI等の半導体装置は、通常その製造工程において、パッケージング後、即ち島立て後にエーリングと呼ばれる加速寿命試験が行われる。

ここで予め代表的な従来の製造工程について紹介しておく。先ず、前工程と呼ばれる工程において、所定の回路機能が作り込まれたLISIチップ

を多数含むウェーハが完成し、プローブ検査でウェーハ内のLISIチップは一個一個所定の回路機能が正常に動作するか否かを検査される。その後、後工程と呼ばれる工程に入り、先ずダイシング工程でウェーハ内のLISIチップは一個一個分離され、前記プローブ検査で良品とされたLISIチップはパッケージングされる。パッケージング工程では、LISIチップはリードピンとともに樹脂で封止されたり、セラミックの容器に気密封止され、完成品としての形状を整える。またテープ上に形成されたリード端子にLISIチップの電極を接続したTAB (Tape Automated Bonding) として完成品となる。

次に前述したような完成品としての形状を整えたLISIは、エーリング工程に入る。エーリングとは、個々の半導体装置に所定の電圧を印加して所定の昇温温度、例えば125°Cで所定時間、例えば4~16時間動作させる加速寿命試験である。その目的は、周知のように半導体装置の回路動作を安定化させるとともに、信頼性的な意味で寿命

## 特開平 3-120742(3)

の短い半導体装置を不良品として現化させることにある。具体的な方法としては、通常、エージングに必要な回数、部品を施したエージングボード上のソケットにLEDを取納し、高湿度環境の中で電気的動作を行なう。この工程で、前記プローブ検査で良品とされたしもとしても、温度ストレス、電気的ストレスを所定時間加えられることによってある割合で不良となる。このようしあるは前回した前工程で何らかの不良要因が作り込まれたにもかかわらず、プローブ検査では特性不良とはならず、エージング工程で不良現象が現化する。エージング工程で発生した不良品は次の選別工程で除去され、良品のみが出荷される。従って適切な条件でエージングを行うことにより、実使用において充分を耐用年数を有する製品のみを出荷できるようになり、エージングは半導体装置の製造工程において必要不可欠な工程となっている。

このエージングはスクリーニング若しくはバーンインと呼ばれることもあり、1988年1月15日、

株式会社工業調査会発行、日本マイクロエレクトロニクス協会編「IC化実験技術」259ページに説明されている。

## 〔考案が解決しようとする課題〕

しかしながら、上述の従来のエージング工程には以下に述べるような問題がある。

先ず、従来技術におけるエージング工程は、先に述べたようにパッケージングの後に実施されるため、寿命の短い不良チップをも組立ててしまい、結果的に無駄な作業を行なうことになる。

さらに、エージング後の選別工程で大量の不良品が検出された場合、その殆どの原因是ウェハ完成までの前工程にあることが多く、その不良情報を早く前工程にフィードバックすべきであるにもかかわらず、パッケージング後にエージングを行うために、不良情報のフィードバックが遅れてしまつという問題がある。

更に、近年、高密度実装技術が急速に発達しつつある中で、半導体装置をチップ状態で実装したいという要求が高まっているが、チップ状態では

7

エージングが実施されておらず、信頼性的に不安が残るという問題がある。

本発明は上述の事情に鑑みて為されたもので、その第1の目的は、半導体装置をパッケージングする前のチップ状態でエージングする方法を提供するにある。

そして、第2の目的は、上記の方法を実施するに好適なエージング装置を提供するにある。

## 〔課題を解決するための手段〕

前記第1の目的(チップ状態の半導体装置のエージング)は、

上記チップ状態の半導体の電極に対応せしめて配置した給電用電極と、該給電用電極よりも粗いピッケで配列されて該給電用電板のそれぞれに接続された基板ピッケ電極とを設けたフレキシブル基板を用い、

前記チップ状態の半導体装置の電極を前記給電用電極に向向、当接せしめて位置決めし、

前記フレキシブル基板を介してチップに対向せしめるように弾性体シートを配置し、

8

外部リード、及び、該外部リードと導通された内部接続端子、並びに押圧部を有するソケットに前記チップ、該チップの位置決め板、前記フレキシブル基板、及び弾性体シートを搭載すると共に、これらの部材をソケットと押圧部との間に挟みつけて、チップの電極と給電用電極とを電気的に接続させしめ、

上記ソケットの複数個をエージングボードに搭載し、

前記外部リードに電源および信号電圧を供給して前記のチップを作動させ、

前記複数個のソケットのそれぞれに搭載されたチップ状態の半導体を一括してエージングすることを特徴とする。

前記の本発明方法を実施する際、前述の構成に加えて、前記のフレキシブル基板はポリイミド材によって構成されたものとすることが望ましい。

前記の本発明方法を実施する際、前述の構成に加えて、前記フレキシブル基板の給電用電極は、フレキシブル基板から突出している突起状電極と

9

すると好適である。

前記の本発明方法を実施する際、前述の構成に加えて、前記の拡大ピッチ電極と鉛電用電極とを互いにフレキシブル基板の反対側の面に設け、かつ上記双方の電極をフレキシブル基板のスルーホールを介して導通せざることが推奨される。

前記の本発明方法を実施する際、前述の構成に加えて、前記の弾性体シートをシリコンゴム材料で構成することが望ましい。

前記の本発明方法を実施する際、前述の構成に加えて、前記のソケットに、前記の弾性体シートを収納する凹部を形成しておくと好都合である。

前記の本発明方法を実施する際、前述の構成に加えて、前記のソケットにチップを搭載する前に予め、前記の弾性体シートをソケットに固定しておくことが推奨される。

前記の本発明方法を実施する際、前述の構成に加えて、前記のフレキシブル基板および位置決め板をソケットに搭載する前に予め、フレキシブル基板および位置決め板のそれぞれに2個以上のガ

11

決めピンにガイド孔を嵌合させて上記フレキシブル基板の上に重ね合わせたチップ位置決め板、及び、上記チップ位置決め板のチップ収納孔に嵌め合わせた半導体チップを、ソケットに向けて押しつける押圧蓋と、

を具備していることを特徴とする。

上記の発明装置を実施する際、上記発明装置の構成に加えて、前記フレキシブル基板はポリイミド材で構成されたものとし、かつ、前記弾性体シートはシリコンゴム材で構成されたものとすることが推奨される。

#### 【作用】

前記の手段に記載した方法によれば、チップ状態の半導体(以下、チップと略称する)はチップ位置決め板によって位置決めされる。

上記チップのチップ電極は、フレキシブル基板の鉛電用電極に接続して導通する。この鉛電用電極は拡大ピッチ電極に導通されている。

上記拡大ピッチ電極は、ソケットの内部接続端子に對向、当接して導通する。この当接導通部分

#### 特開平 3-120742(4)

ガイド孔を設けると共に、上記ガイド孔に嵌合する位置決めピンをソケットに設置しておくことが推奨される。

また、前記第2の目的(第1の目的を達成するための方法を実施するに好適なエージング装置の提供)を達成するため、本発明のエージング装置は、位置決めピン、内部接続端子、及び上記内部接続端子に導通された外部リードを有するソケットと、

上記ソケットに形成された凹部に収納された弾性体シートと、

前記位置決めピンに嵌合するガイド孔、半導体チップの電極に対応して配列された鉛電用電極、及び、前記内部接続端子に対応せしめて配列された拡大ピッチ電極を有するフレキシブル基板と、

前記位置決めピンに嵌合するガイド孔、及び、前記半導体チップに嵌合するチップ収納孔を有するチップ位置決め板と、

前記位置決めピンにガイド孔を嵌合させてソケットの上に搭載したフレキシブル基板、前記位置

12

は、そのピッチが拡大されているので容易に確実に對向、当接して導通される。

前記の各当接部は、ソケットと押圧蓋との間に、弾性体シートを介して押圧されて当接圧力が与えられて確実に導通する。

これら当接部の構成部材に若干の寸法誤差が有ってもフレキシブル基板の接着で吸収される。

前記のフレキシブル基板をポリイミド材で構成すると、エージング用の高温における耐熱性と速度を彈性と有しているので好適である。

前記の鉛電用電極を突起状電極に構成しておくと、チップ電極の形状が平坦であっても確実な接觸、導通が得られるので望ましい。

前記拡大ピッチ電極と鉛電用電極とを、フレキシブル基板の両面のそれぞれに設けておくと、接觸部材の配置が合理的に行われ、特に、單一方内の押圧力(前記の押圧蓋による押圧力)によって各当接部分に均等な接觸圧力が与えられるので推奨される。

前記の弾性体シートがシリコンゴム材料で構成

13

-284-

14

されていると、エージング操作に必要な耐熱性と、適正なゴム弾性とを有しているので好都合である。

前記のソケットに、前記の弾性体シートを収納する凹部を設けておくと、ソケットの頂面と弾性体シートの頂面とを瞬間一箇に接えることができるので、この発明方法を実施するための装置全体をコンパクトに構成できると共に、フレキシブル基板が略同一平面内に配置されて過大な拘みを受けないので好適である。

上記の弾性体シートとソケットに接着しておくと、多數のチップを順次に交換しつつ、搭載・エージング・取外し・再搭載、エージングの操作を繰り返すのに好都合である。

前記のソケットに位置決めピンを設けると共に、フレキシブル基板と位置決め板とに位置決め用のガイド孔を設けておくと、当接部の位置精度を保つために好適である。

前記の手段に記載した装置によれば、前記の発明方法に必要な構成部材が揃えられており、しかもコンパクトに構成されていて使い易いので好都

### 特開平 3-120742(5)

合であり、各別の基板を表せず前記の発明方法を実施できる。

上記発明装置におけるフレキシブル基板をポリイミド材で、弾性体シートをシリコンゴム材で構成すると、エージングに必要な耐熱性と、接觸圧保持に必要な弾性とが得られるので好適である。  
〔実施例〕

第1図は本発明に係るエージング装置の1実施例を示す分解斜視図、第2図は同じく断面図である。

本図は1組の実施例装置を示してあるが、本発明を実施する場合は同様の装置を複数組構成してエージングボード(図示せず)に搭載し、外部リード11をエージングボードの回線に接続することが望ましい。

この実施例の装置は、ソケット1、シリコンゴムシート2、フレキシブル基板3、チップ位置決め板4及びチップ5から構成されている。

上記のソケット1は耐熱性プラスチック又はセラミック製であり、通常のL81ソケットと同様

の構造(即ち、チップ状態でなく、パッケージ済みのL81のエージングを行うためのソケットに類似した構成)であって、外部リード11と、該外部リードに導通され、かつ弾性を有する内部接続子12とを備えている。

そして、このソケット1の上面には、シリコンゴム製の弾性体シート(シリコンゴムシートと略称する)2を収納するための凹部13を設け、この凹部13の底面にシリコンゴムシート2を接着してある。

4は、チップ5を位置決めするためのチップ位置決め板で、チップ収納孔41が設けられている。

フレキシブル基板3は本発明装置における最も特徴的な構成部材であって、(a)チップ状態の半導体装置であるチップ5と、(b)パッケージされた半導体装置に適合するソケット1の内部接続子12とを電気的に接続するための部材である。

本例のフレキシブル基板はポリイミド材で構成してあり、

その上面にはチップ5のチップ電極に当接する

多數の給電用電極52が配列され、

その下面には、上記多數の給電用電極52のそれぞれに導通された拡大ピッチ電極51が配列されている。

51は、前記給電用電極52と拡大ピッチ電極51とを接続している網格パターンである。

前記のチップ位置決め板4、およびフレキシブル基板3とソケット1とを相互に位置決めするため、ソケット1には2個の位置決めピン14を設けており、一方、フレキシブル基板3には2個のガイド孔34を、チップ位置決め板4には2個のガイド孔42を、それぞれ設けてある。17は、押圧板15が上記の位置決めピン14と干渉しないように設けた逃げし穴である。

前記のフレキシブル基板3は、本例においては厚さ25μmのポリイミドフィルムで構成し、適度の可挠性と耐熱性を得た。

上記フレキシブル基板3の下面に設けた拡大ピッチ電極51は、本例では厚さ18μmの鋼板によって構成し、前記の内部接続子12に対応せ

## 特開平 3-120742(6)

しめて配置し、金メッキを施して導通の確実性を図った。

また、前記フレキシブル基板3の上面に設けた給電用電極32は、チップ5のチップ電極に対応せしめて配置し、金メッキを施してフレキシブル基板間から2.0mm突出させ、突起状電極とした。これによりチップ電極と給電用電極32との接触、導通が確実となる。しかし、前記チップ電極が突起状であれば、上記給電用電極32は必ずしも突起状に形成する必要はない。

上記の給電用電極32と拡大ピッチ電極51とは、フレキシブル基板3に設けたスルーホールを介して、前記の鋼箔バーン53によって接続する。

前記のチップ位置決め板4は適度の剛性を有する材料、例えば金属、セラミックス、若しくはガラスエポキシのよう複合材料で構成し、チップ5を収納して位置決めするチップ収納孔41を設けてある。

押圧蓋15の下面には、前記のチップ収納孔

41に嵌合してチップ5の上面に当接する凸部16が設けられている。

また、第2図に示したごとく押圧蓋15を閉じた状態に保持し得るよう、第1図に示すロッタ機構10が設けられている。

上記のように構成された本発明装置を用い、本発明方法を適用してエーリングを行うには、第2図に示したようにチップ位置決め板4によってチップ5を位置決めすると共に、チップ電極51を下方に向けてフレキシブル基板3上に載置し、該チップ電極51を給電用電極32に對向、当接せしめる。

押圧蓋15を閉じると(第2図の状態)、シリコンゴムシート2の弾性とフレキシブル基板3の可撓性とによって、チップ電極51が給電用電極32に接觸し、鋼箔バーン53、内部接続端子12を介して外部リード12に導通される。

これにより、複数組のソケット1をエーリングモード(図示せず)に搭載し、エーリングボードの回路に外部リード11を接続して電源および信

19

号電圧を印加してチップ5を作動させ、所定温度で所定時間のエーリングを行う。

上記実施例の装置を用いて、上記の如く本発明方法を実施した場合の効果について、従来技術と比較しつつその要點を略述すると次の如くである。

従来一般に、パッケージングされた半導体装置(例えばLSI)を、本例のソケット1に類似したソケットを用いてエーリングボードに搭載していた。その理由は、パッケージング以前のチップ状態の半導体装置のチップ電極は高密度(例えばピッチ0.1mm)であって、ソケットの内部接続端子(12)をこれに対応せしめてピッチ0.1mmに構成することは出来ないからである。

本実施例においては、上記のチップ電極51に対応せしめた0.1mmピッチの給電用電極32をフレキシブル基板3の上面に配置した。

そして、拡大ピッチ電極51は、これを0.65mmピッチで配置して、内部接続端子12に対応せしめた。

フレキシブル基板3の上面にピッチ寸法0.1mm

20

の給電用電極を配列することは、公知の半導体技術(例えばマスキングを用いたエッチング等)により容易に構成し得る。

上述の作用効果を更に要約すれば、フレキシブル基板3は、チップ5をソケット1に搭載するためのアダプタであると言える。

更に、半導体装置の品種を変更して、チップの形状やチップ電極の個数、形状が変わった場合も、各仕様に適応するチップ位置決め板4及びフレキシブル基板3を構成することにより同一のソケット1を使用することができる。一般に新しいソケットを作製するには大きなコストが必要であるが、上記したように、本例では同一のソケットで多品種の半導体装置のチップエーリングが可能であり、低いコストでエーリングを行うことができる。

## 【発明の効果】

以上説明したように、本発明のエーリング方法によれば、半導体装置をパッケージングする前のチップ状態でエーリングすることが出来るので、エーリングによってチェックアウトされる不良品

21

-286-

22

特開平 3-120742(7)

にパッケージングを施す部数が省かれる。

また本発明のエーリング装置によれば、上記の発明方法を容易に実施してその実用的效果を發揮せしめることができる。

#### 4. 図面の簡単な説明

第1図及び第2図は本発明に係る半導体装置のエーリング装置の1実施例を示す。

第1図は分解斜視図、第2図は断面図である。

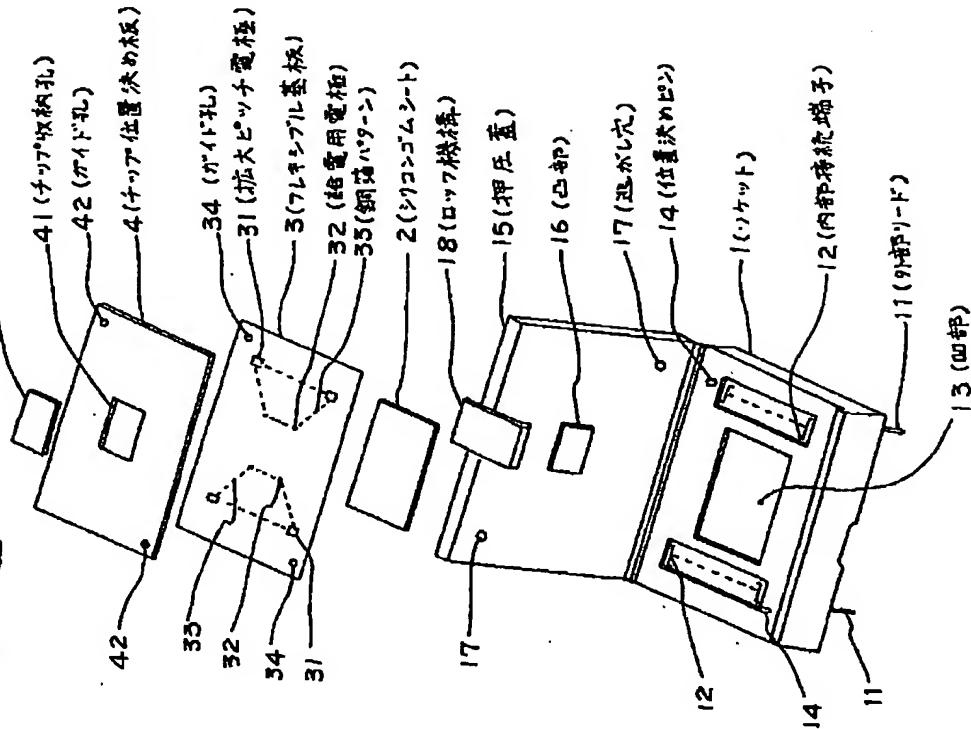
1-ソケット、2-弾性体シートの1例としてのシリコンゴムシート、3-フレキシブル基板、4-チップ位置決め板、5-パッケージング前のチップ状態の半導体装置、11-外部リード、12-内部接続端子、13-凹部、14-位置決めピン、15-押圧部、16-凸部、17-ロッタ機構、31-拡大ピッチ電極、32-給電用電極、33-網目パターン、34-位置決め用のガイド孔、41-チップ収納孔、42-位置決め用のガイド孔。

代理人弁理士 小川勝男



-25-

第1図



特開平 3-120742(8)

第 2 図

